

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

ATENT BSTRACTS OF APAN

UNEXAMINED
APPLICATIONS

May 14, 1993

 FIELD

DEUTSCHE PATENTAMM

12. JULI 1993

BIBLIOTHEK

THE PATENT OFFICE
JAPANESE GOVERNMENT

(54) MANUFACTURE OF PHOTOELECTRIC CONVERTER

(11) 4-367271 (A) (43) 18.12.1992 (19) JP

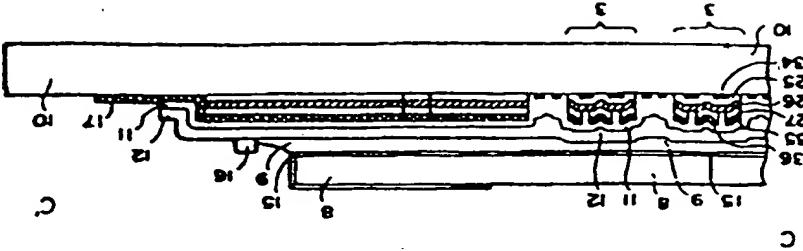
(21) Appl. No. 3-169133 (22) 14.6.1991

(71) CANON INC (72) SATORU ITABASHI(3)

(51) Int. Cl^s. H01L27/146,H01L21/312,H01L27/14

PURPOSE: To avoid the cracking in a protective layer for enhancing the humidity resistance and the durability by a method wherein the protective layer is etched away using a shock absorbing layer comprising an organic film formed on another protective layer comprising an inorganic material as a mask so as to expose a wire bonding part.

CONSTITUTION: A SiN layer as an inorganic material is deposited on the whole surface of a substrate whereon a photoelectric conversion element is formed so as to form a protective layer 11. Next, the protective layer 11 is coated with a polyimide resin as an organic material and then thermoset to form a shock absorbing layer 12. At this time, the non-protected layer of a wire bonding pad part 17 is covered with a masking tape so as to coat the part excluding the pad part 17 with the polyimide resin. Next, the masking tape is peeled off and then the needless protective layer 11 of the pad part 17 is etched away using the shock absorbing layer 12 as a mask to expose the pad part 17. Through these procedures, the mask, resist and the photolithographic step during the patterning step of the pad part 17 can be eliminated thereby enabling the manufacturing cost to be cut down.

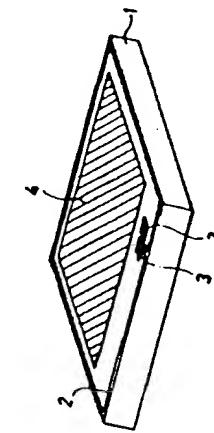


4) INFRARED SOLID STATE IMAGE PICK-UP DEVICE

1) 4-367269 (A) (43) 18.12.1992 (19) JP
 1) Appl. No. 3-143246 (22) 14.6.1991
 1) MITSUBISHI ELECTRIC CORP (72) JUNJI NAKANISHI
 1) Int. Cl. H01L27/14, H01L21/66

URPOSE: To cut down the manhours of visual inspection of the defects of the title device while increasing the detection ratio of the defects for enhancing the reliability on the device.

ONSTITUTION: A conductive fine wire 2 is formed along the outer periphery of an infrared ray image pick-up circuit formation region 4 on the surface or rear surface of a semiconductor substrate 1 while a pair of pads 3 is provided on both ends of the conductive film wire 2. On the other hand, in order to detect the existence of any defect in the title device, the continuity in that pair of pads 3 is checked and if that pair is disconnected, the device is judged to be defective.

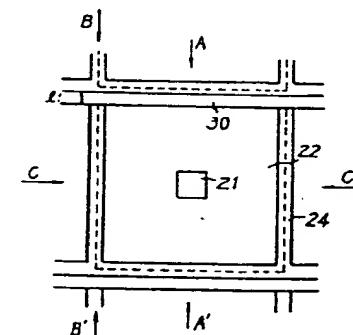


4) SOLID STATE IMAGE PICK-UP DEVICE

1) 4-367270 (A) (43) 18.12.1992 (19) JP
 1) Appl. No. 3-169159 (22) 14.6.1991
 1) NIKON CORP (72) TOMOHIRO ISHIDA
 1) Int. Cl. H01L27/146, H01L29/804

URPOSE: To rapidly reset respective pixel without fail without decreasing the aperture efficiency of the pixels thereby making the rapid reading-out feasible.

ONSTITUTION: A gate electrode 29 of a reset switch transistor is formed in an electrically separating region 24 encircling a pixel represented by a dotted line while a drain region 27 of the reset switch transistor is formed on the bottom part of said region 24.

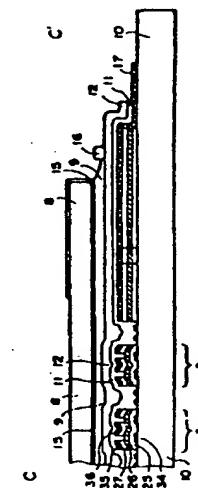


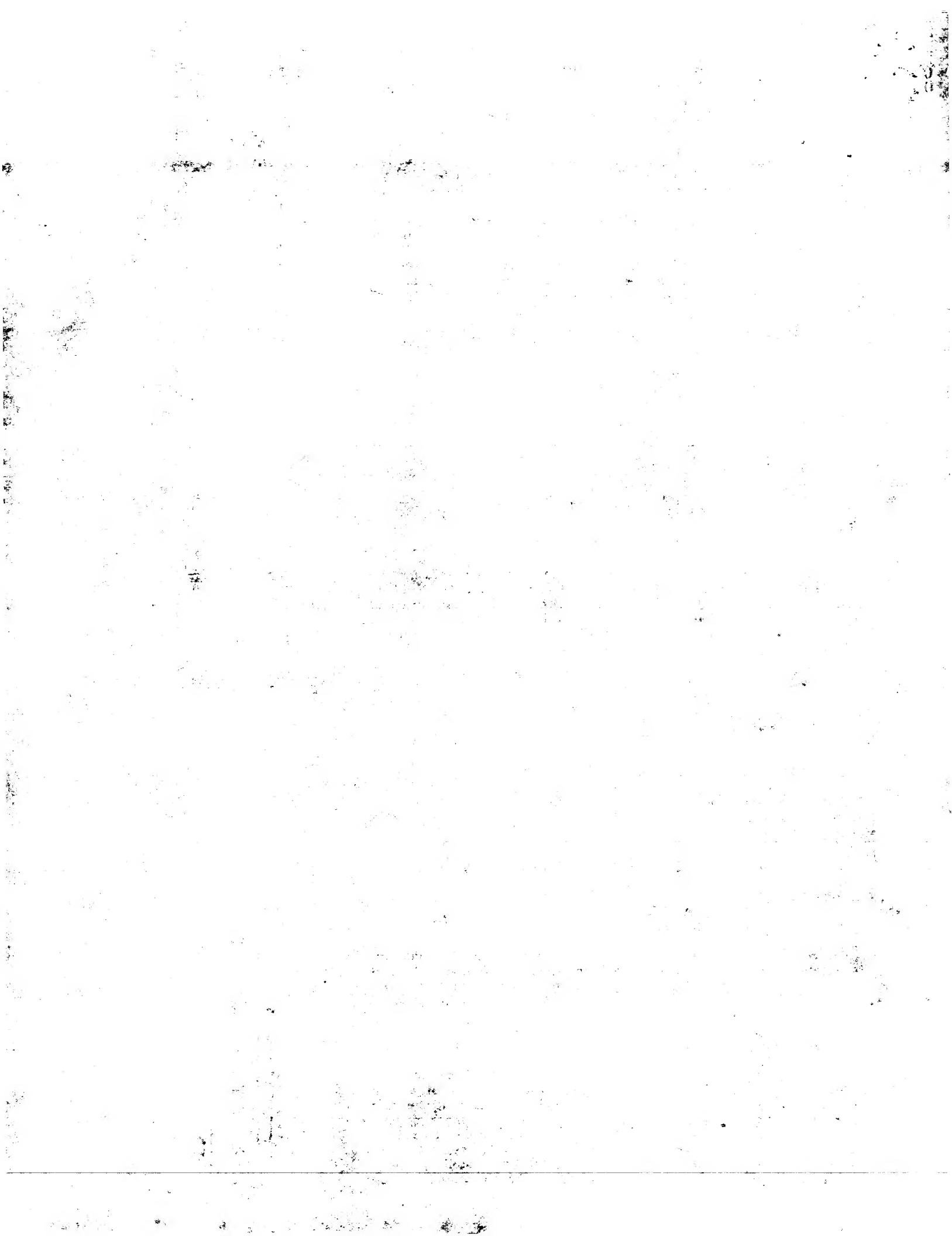
4) MANUFACTURE OF PHOTOELECTRIC CONVERTER

1) 4-367271 (A) (43) 18.12.1992 (19) JP
 1) Appl. No. 3-169133 (22) 14.6.1991
 1) CANON INC (72) SATORU ITABASHI(3)
 1) Int. Cl. H01L27/146, H01L21/312, H01L27/14

URPOSE: To avoid the cracking in a protective layer for enhancing the humidity resistance and the durability by a method wherein the protective layer is etched away using a shock absorbing layer comprising an organic film formed on another protective layer comprising an inorganic material as a mask so as to expose a wire bonding part.

ONSTITUTION: A SiN layer as an inorganic material is deposited on the whole surface of a substrate whereon a photoelectric conversion element is formed so as to form a protective layer 11. Next, the protective layer 11 is coated with a polyimide resin as an organic material and then thermoset to form a shock absorbing layer 12. At this time, the non-protected layer of a wire bonding pad part 17 is covered with a masking tape so as to coat the part excluding the pad part 17 with the polyimide resin. Next, the masking tape is peeled off and then the needless protective layer 11 of the pad part 17 is etched away using the shock absorbing layer 12 as a mask to expose the pad part 17. Through these procedures, the mask, resist and the photolithographic step during the patterning step of the pad part 17 can be eliminated thereby enabling the manufacturing cost to be cut down.





(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-367271

(43)公開日 平成4年(1992)12月18日

(51)Int.Cl.⁶
H 01 L 27/146
21/312
27/14

識別記号 庁内整理番号

F I

技術表示箇所

W 8518-4M
8223-4M
8223-4M

H 01 L 27/14

C

D

審査請求 未請求 請求項の数1(全12頁)

(21)出願番号 特願平3-169133

(22)出願日 平成3年(1991)6月14日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 板橋 哲

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 富名腰 章

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 松田 茂

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74)代理人 弁理士 山下 穢平

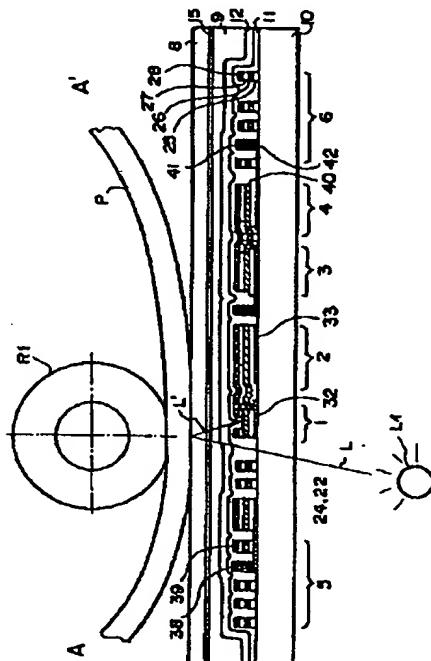
最終頁に続く

(54)【発明の名称】 光電変換装置の製造方法

(57)【要約】

【目的】 光電変換素子上に、無機保護層(バッシベーション層)を用いても亀裂の発生が無く、それにより耐温性、耐久性を改善し、かつ小型化によりコストダウンできる光電変換装置を実現することにある。

【構成】 光電変換素子上に、複数層からなる透光性保護層を設けた光電変換装置において、前記透光性保護層が、前記光電変換素子を覆って保護する無機材料からなる保護層と、該保護層上に積層される有機材料からなる衝撃緩和層と、該衝撃緩和層の上方に形成される耐摩耗層を有して構成され、衝撃緩和層をマスクとして、前記保護層をエッチングし、少なくともワイヤーボンディングパット部を露出させる工程を含むことを特徴とする光電変換装置の製造方法である。



【特許請求の範囲】

【請求項1】光電変換素子上に、複数層からなる透光性保護層を設けた光電変換装置の製造方法において、前記透光性保護層が、前記光電変換素子を覆って保護する無機材料からなる保護層と、該保護層上に積層される有機材料からなる衝撃緩和層と、該衝撃緩和層の上方に形成される耐摩耗層を有して構成され、前記無機材料からなる保護層上に形成された有機膜からなる衝撃緩和層をマスクとして、前記保護層をエッチングし、少なくともワイヤーポンディングパット部を露出させる工程を含むことを特徴とする光電変換装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は光電変換装置に関し、更に詳しくは、一次元ラインセンサ上に密着させた状態で画像読み取りに係る原稿を相対的に移動させつつ画像情報を読み取るファクシミリ、イメージリーダ、デジタル複写機および電子黒板等の入力部に用いられる光電変換装置の製造方法に関する。

【0002】

【従来の技術】近年、ファクシミリ、イメージリーダ等の小型化、高性能化のために、光電変換装置として、等倍光学系をもつ長尺ラインセンサの開発が行われている。さらに、小型化、低コスト化のため等倍ファイバーレンズアレイを用いずに、薄板ガラス等の透明スペースを介して原稿からの反射光をセンサで直接検知する光電変換装置が開発されている。

【0003】図8、図9は、日経エレクトロニクス1987.11.16(n.o.434)207~221頁、或は特開昭63-226064号公報等において、我々が提案した上述の光電変換装置を示す模式図であり、図8は、従来の光電変換装置の光電変換素子アレイの主走査方向から見た模式的断面図であり、図9は、光電変換素子アレイの原稿側から見た模式的平面図である。なお、図8は図9のA-A'断面図を示している。

【0004】図8、9に示す従来の光電変換装置では、a-S1:Hを用いて光電変換素子部1、蓄積コンデンサ部2、TFT部3および4、マトリクス信号配線部5およびゲート駆動配線部6等を透光性絶縁基板10上に簡便なプロセスにより一体的に形成している。

【0005】絶縁基板10上には、Crの第1の導電体層24、SiN等の第1の絶縁層25、a-S1:Hからなる光導電性半導体層26、n+a-S1:Hのオームミックコンタクト層27、A1の第2の導電体層28が形成されている。

【0006】更に、第2の導電層28上には、主として光電変換素子部1およびTFT部3、4の半導体層表面の保護安定化をはかるために、ポリイミド等の不純物イオン等の含有量の極めて少ない有機材料からなる保護層(バッシベーション層)18が形成され、さらにその上

には原稿Pとの摩擦から光電変換素子等を保護するためにマイクロシートガラス等からなる耐摩耗層8が接着層15を介して形成されている。

【0007】図10の(A)~(C)は、特開平1-128578号公報に開示された従来の光電変換装置の製造方法に関し、特に光電変換素子上への耐摩耗層の貼り合わせ方法を示す工程図である。

【0008】まず、図10(A)に示すように、大判のガラス基板50上に光電変換素子部1及びTFT部3等を主走査方向(図中のX方向)に1728ピット配列した光電変換アレイを副走査方向(図中のY方向)に複数アレイ形成し、その上にはポリイミド樹脂からなる保護層(バッシベーション層)18が形成されている。

【0009】次に、図10(B)に示すように、接続電極部17以外の基板上にエポキシ樹脂からなる接着剤15を塗布し、薄板ガラスからなる耐摩耗層8をその上に載せる。

【0010】そして、図10(C)に示すように、接続電極部17側の薄板ガラスの端部から走査方向に加圧ローラーRを用いて、加圧移動させ、薄板ガラス8を光電変換素子上に貼り合わせる。さらに、接着層15を硬化させた後、分割ライン19に沿って切断分割し、光電変換アレイを形成する。

【0011】

【発明が解決しようとする課題】しかしながら、上述の従来の光電変換装置において、さらなる低コスト化を目指した場合、以下のような解決すべき課題を生じる。

【0012】光電変換装置の低コスト化を達成する一つの手段として、光電変換素子部等を形成した透光性基板の副走査方向の基板幅を小さくすることが行われる。この種の光電変換装置は、まず大判の透光性基板上に複数の光電変換アレイを同時に形成し、その後、光電変換アレイごとに分割して、それぞれ独立したアレイ状の光電変換装置が形成される。すなわち、光電変換素子部等を形成した透光性基板の基板幅を小さくすると、大判の基板に形成する光電変換アレイの数量を増加することができ、光電変換アレイをコストダウンすることができる。

【0013】ところが、ポリイミド等の高純度な有機材料を保護層(バッシベーション層)として用いた従来の光電変換装置の場合、単に基板幅を縮小することでコストダウンを達成しようとしても、耐湿性に問題を生じて実現は困難である。

【0014】これは、ポリイミド等の有機材料は吸湿性或は透水性を有するために、時間の経過とともに基板端部から水分が侵入し、光電変換素子部或はTFT部の半導体層を劣化させてしまうからである。

【0015】従来の光電変換装置では、基板端部から光電変換素子部、TFT部に至るまでの領域を水分侵入領域として広く設計することにより、基板の端部から侵入する水分が光電変換素子部或はTFT部の半導体層へ達

するまでの時間を長く確保し、耐湿性をなんとか維持するだけにとどまっている。

【0016】従って、有機材料を保護層（パッシベーション層）とする従来の光電変換装置では、基板幅を縮小することは困難であり、さらなる低コスト化は望めない。

【0017】そこで、空化シリコン膜、あるいは酸化シリコン膜等の透水性をほとんど示さない無機薄膜材料を保護層（パッシベーション層）として用いることにより、光電変換装置の耐湿性を確保し、かつ基板幅を縮小してコストダウンすることも考えられている。

【0018】しかしながら、無機薄膜材料を保護層（パッシベーション層）として用いる場合、図11及び図12に図示するような問題が生じる。図11及び図12は、図9の光電変換装置のC-C'断面を示す。

【0019】図11は、上述した光電変換素子上への薄板ガラスを貼り合わせる方法により光電変換装置を作製する際に、光電変換素子上に無機薄膜材料からなる保護層（パッシベーション層）18を形成し、接着層15を塗布した後、薄板ガラス8をその上に載せる際に、薄板ガラス8の端部20が保護層（パッシベーション層）18に激しく突き当たり、その衝撃により無機薄膜の保護層（パッシベーション層）18が破損し、保護層（パッシベーション層）に亀裂21が生じた状態を示した図である。

【0020】また図12は、光電変換素子上に薄板ガラス8を載せ加圧接着する際に、無機薄膜の保護層（パッシベーション層）18が、光電変換素子部、配線部等の段差部、あるいはA1配線部に異常成長したヒーロック49等の部分での応力集中によって、破損して亀裂21が生じた状態を示す図である。

【0021】パッシベーション膜に亀裂が生じると、耐湿性が劣化し、具体的には次のような問題の発生が確認されている。

（1）亀裂から侵入した水分が、光電変換素子部或はTFT部の半導体層を劣化させ、光電変換装置のS/N比を低下させる。

（2）亀裂から侵入した水分と接着層に含有されていた不純物、例えば塩素イオン（Cl⁻）とが光電変換装置内に印加されたバイアスの効果により、A1配線部を腐食させ、ついにはA1配線部を断線させる。

【0022】従って、無機薄膜材料を保護層（パッシベーション層）としただけでは、耐湿性の問題を解決できないため、耐久性の確保は期待できず、光電変換装置のさらなる低コスト化は、はなはだ困難である。

【0023】（発明の目的）そこで、本発明の目的は、無機保護層（パッシベーション層）を用いても亀裂の発生が無く、それにより耐湿性、耐久性を改善し、かつ小型化によりコストダウンできる光電変換装置を実現することにある。

【0024】

【課題を解決するための手段及び作用】本発明によれば、光電変換素子上に、複数層からなる透光性保護層を設けた光電変換装置において、無機材料から成る保護層（パッシベーション層）上に形成された有機膜からなる衝撃緩和層をマスクとして、前記保護層（パッシベーション層）をエッティングし、少なくともワイヤーポンディングパット部を露出させる工程を含むことにより、無機薄膜の保護層の外部回路との接続に必要なワイヤーポンディングパット部をバターニングする際のマスク、レジスト、ホトリソ工程が不要になり、光電変換装置のさらなる低コスト化を実現することができる。

【0025】また、本発明によれば、光電変換素子等の半導体層上に空化シリコン膜或は酸化シリコン膜等の無機薄膜材料からなる保護層（パッシベーション層）を形成し、かつ保護層（パッシベーション層）上にポリイミド等の有機膜からなる衝撃緩和層を形成し、さらにその上に薄板ガラス等からなる耐摩耗層を接着層を介して接着することにより、光電変換素子上へ薄板ガラス等の耐摩耗層を貼り合わせる際に、無機薄膜保護層（パッシベーション層）へ加わる荷重を低減し、無機薄膜保護層（パッシベーション層）の破損を防ぐことが可能となり、保護層（パッシベーション層）に亀裂が生じることを防止することができる。そのため光電変換装置の耐湿性を充分に確保することができる。

【0026】またさらには、本発明によれば、無機薄膜からなる保護層（パッシベーション層）の破損を防ぐことが可能となるために、光電変換素子部等を形成する透光性基板の副走査方向の基板幅を小さくすることが可能となり、光電変換装置のさらなる低コスト化を容易に実現することができる。

【0027】

【実施例】以下、図面を参照して、本発明の一実施例を詳細に説明する。

【0028】図1は、本発明の光電変換装置の一例を示す模式的な主走査方向断面図であり、図2は、本発明の光電変換装置の模式的な平面図、図3は、本発明の光電変換装置の模式的な副走査方向断面図である。

【0029】なお、図1及び図3は、それぞれ図2のA-A'断面図、及びC-C'断面図を示す。

【0030】本実施例では、半導体層としてa-Si:Hを用いて、光電変換素子部1、蓄積コンデンサ部2、TFT部3および4、マトリクス信号配線部5およびゲート駆動配線部6等が透光絶縁基板10上に同一プロセスにより一体的に形成されている。

【0031】絶縁基板10上には、Crの第1の導電体層24、SiNの第1の絶縁層25、a-Si:Hの光導電性半導体層26、n⁺a-Si:Hのオーミックコンタクト層27、A1の第2の導電体層28が形成されている。

【0032】光電変換素子部1において、30および31は上層電極配線である。光源L1から照射され原稿Pで反射された信号光L'は、a-Si:Hからなる光導電性半導体層26の導電率を変化させ、くし状に対向する上層電極配線30、31間に流れる電流を変化させる。なお、32は金属の遮光層であり、適宜の駆動源に接続して、主電極30（ソース電極あるいはドレイン電極）および31（ドレイン電極あるいはソース電極）に対向する制御電極（ゲート電極）となるようにしてもよい。

【0033】蓄積コンデンサ部2は、下層電極配線33と、この下層電極配線33上に形成された第1の絶縁層25と光導電性半導体26と、光導電性半導体26上に形成され光電変換部1の上層電極配線31に連続した配線とから構成される。この蓄積コンデンサ部2の構造はいわゆるMISコンデンサの構造である。また、バイアス条件は正負いずれでも用いることができるが、下層電極配線33を常に負にバイアスする状態で用いることにより、安定な容量と周波数特性を得ることができる。

【0034】TFT部3および4は、ゲート電極たる下層電極配線34と、ゲート絶縁層をなす第2の絶縁層25と、半導体層26と、ソース電極たる上層電極配線35と、ドレイン電極たる上層電極配線36等とから構成される。

【0035】マトリクス信号配線部5においては、基板10上に第1の導電層からなる個別信号配線22、個別信号配線を被う絶縁層25、半導体層26、そして個別信号配線と交差して第2の導電層からなる共通信号配線37が順次積層されている。38は個別信号配線22と共通信号配線37とオーミックコンタクトをとるためのコンタクトホール、39は共通信号配線間に設けられた線間シールド配線である。

【0036】TFT駆動用ゲート線の配線部6においては、基板10上に第1の導電層24からなる個別ゲート配線40、個別ゲート配線を被う絶縁層25、半導体層26、オーミックコンタクト層27、そして個別ゲート配線40と交差して、第2の導電層28からなる共通ゲート配線41が順次積層されている。42は個別ゲート配線40と共通ゲート配線41とのオーミックコンタクトを取るためのコンタクトホールである。

【0037】以上のように本実施例の光電変換装置は、光電変換素子部、蓄積コンデンサ部、TFT部、マトリクス信号配線部およびゲート駆動配線部のすべてが光導電性半導体層および絶縁層、導電体層等の積層構造を有するので、各部を同一プロセスにより同時形成されている。

【0038】更に、第2の導電層28上には、主として光電変換素子部1およびTFT部3、4の半導体層表面の保護安定化のためにSiNの無機薄膜からなる保護層（バッシベーション層）11、また保護層（バッシベー

ション層）11上にはポリイミド樹脂からなる衝撃緩和層12が形成され、さらにその上には原稿Pとの摩擦から光電変換素子等を保護するためにマイクロシートガラス等からなる耐摩耗層8が接着層9を介して接着されている。

【0039】なお保護層（バッシベーション層）11と耐摩耗層8との間には、ITO等の透光性導電層からなる静電気対策層15が形成され、原稿Pと耐摩耗層8との摩擦により発生する静電気が光電変換素子等に悪影響を及ぼさないように配置されている。

【0040】次に、上述した本発明の光電変換装置の製造方法をより具体的に説明する。

【0041】まず、ガラス等の大型の絶縁基板上にCrを厚さ1000Åスパッタ法で堆積し、その後所望の形状にバーニングして第1の導電体層24を形成する。その後、SiNの第1の絶縁層25、a-Si:Hの半導体層26、n+a-Si:Hのオーミックコンタクト層27をプラズマCVD法によって連続的に堆積させる。

【0042】上記各層の成膜条件は、後述の表1に示すとおりである。

【0043】しかる後に、ソース、ドレイン電極となる導電材料であるAlを5000Åスパッタ法で堆積させて、その後所望の形状にバーニングして、第2の導電体層28を形成する。

【0044】その後、不要なオーミックコンタクト層27をエッティングで除去し、光電変換素子部1及びTFT部3乃至4のチャネルを形成する。オーミックコンタクト層27の除去は、リアクティブ・イオン・エッティングによって行う。

【0045】その後、光電変換素子間の半導体層をエッティングで除去し、光電変換素子の分離を行う。

【0046】さらにその後、保護層（バッシベーション層）11の無機材料としてSiN層をプラズマCVD法によって、光電変換素子が形成された大型の基板の全面に堆積する。

【0047】保護層（バッシベーション層）11を形成する時、基板温度をあまり高く上げると、半導体層26に含まれる水素が抜けたり、或は第2の導電体層Alとオーミックコンタクト層27との間で相互拡散が生じるので、この時の基板温度は第1の絶縁層25、半導体層26、オーミックコンタクト層27の形成時の基板温度以上には高くしないことが好ましく、a-Si:Hを半導体層として用いた光電変換装置ではa-Si:Hの堆積時の基板温度は150°C~250°Cであるので、保護層（バッシベーション層）11の形成時の基板温度は150°C以下にすることが好ましい。よって、本発明の光電変換装置では、基板温度を150°Cにして、SiH₄=4SCCM, N₂=200SCCM (SiH₄:=50 1:50) のガスを用いて、0.2Torrの圧力でS

1 N の保護層(バッシペーション層) 11 を厚さ 600 0 Å 形成する。

【0048】 続いて、S 1 N の保護層(バッシペーション層) 11 上に有機材料としてポリイミド樹脂をスピナーにより厚さ 3 μm 程度塗布し、加熱硬化させ、衝撃緩和層 12 を形成する。この際、衝撃緩和層 12 の硬化温度も保護層(バッシペーション層) 11 の形成温度と同様に 150 ℃ 以下にすることが望ましい。

【0049】 このとき、ワイヤーボンディングパット部 17 の無保護層上をマスキングテープで覆い、ワイヤーボンディングパット部 17 以外の部分にポリイミド樹脂 12 を、例えばスピナーで塗布する。

【0050】 その後、マスキングテープをはがし、図 4 のようにポリイミド樹脂 12 をマスクとして、ワイヤーボンディングパット部 17 の不要な無機保護層(バッシペーション層) 11 を、例えばリアクティブ・イオン・エッチング(以下 RIE と略す) 装置によってエッティングする。条件は、CF₄ 25 SCCM、RF パワー 0. 15 W/cm²、圧力 7 Pa で行った。本発明においては、S 1 N 膜の保護層(バッシペーション層) のエッチングを RIE により行ったが、無機保護層のエッチング方法として、RIE の他に、ケミカル・ドライ・エッチング(CDE)、フッ酸系エッチャントによるウエットエッチングが知られており、材質により、エッチングガス、エッチング条件を選ぶことができる。

【0051】 無機保護膜(バッシペーション層) 11 をエッチングすることにより、ワイヤーボンディングパット部 17 は、図 5 のように、金属表面 17' を露出させることができる。

【0052】 さらには、エポキシ樹脂からなる接着剤をディスペンサで塗布し、薄板ガラス 8 をその上に載せ、従来技術の中で述べたように加圧接着させ、接着層 9 を加熱硬化させる。接着層 9 の加熱硬化温度はやはり 150 ℃ 以下にすることが望ましい。

【0053】 そして大型の絶縁基板上に、耐摩耗層として薄板ガラスを貼り合わせた後、光電変換アレイごとにスライサーにより分割する。このようにして本発明の光電変換装置を作製する。

【0054】 本発明の光電変換装置の製造方法は、無機薄膜からなる保護層(バッシペーション層) 11 上に有機膜からなる衝撃緩和層 12 を積層し、その衝撃緩和層 12 をマスクとして無機薄膜からなる保護層(バッシペーション層) 11 をエッチングしてバーニングすることにある。

【0055】 ここで衝撃緩和層 12 は、光電変換素子 1 上の無機薄膜保護層(バッシペーション層) 11 と薄板ガラス 8 との間に設置することにより、光電変換素子 1 上へ薄板ガラス 8 を貼り合わせる際に、無機薄膜保護層(バッシペーション層) 11 へ加わる衝撃的な荷重を緩和し、無機薄膜保護層(バッシペーション層) 11 の破

損を防ぐ機能を有している。さらに具体的には、衝撃緩和層 12 を薄板ガラス 8 を貼り合わせる際に薄板ガラス 8 の端部が突き当たる配線領域から薄板ガラス 8 の接着領域に設けることによって、薄板ガラスの端部が無機薄膜保護層(バッシペーション層) 11 に加える荷重を緩和し、さらに光電変換素子部 1 等の段差部での荷重を緩和するものである。

【0056】 衝撃緩和層 12 の材料特性としては、前述したように低温形成できることに加え、無機薄膜保護層(バッシペーション層) 11 と比較して柔らかく、薄板ガラス 8 を貼り合わせるための大きな荷重が作用した場合に衝撃緩和層 12 が柔軟に変形して荷重を分散或は吸収することにより、無機薄膜保護層(バッシペーション層) 11 へ加わる単位面積当たりの荷重を低減し、亀裂を生じさせないことが望まれる。

【0057】 さらに、衝撃緩和層 12 は薄板ガラス 8 を光電変換素子 1 上に保護層(バッシペーション層) 11 に接着する接着層 9 と比較しても柔軟性を有することが好ましい。これは接着層 9 が硬化して生じる応力をも緩和し、無機保護層(バッシペーション層) 11 へさらに加わる荷重を低減することができるからである。

【0058】 なお、衝撃緩和層 12 上の薄板ガラス 8 の端部近傍には、硬化前の接着剤がボンディングパット部 17 へ流れ込むことを防止するために流れ止め 16 を設けている。

【0059】 図 6 は、本発明の光電変換装置の等価回路の一例を図示す。

【0060】 光電変換素子 S₁₋₁ ~ S₁₋₄₈ に入射した光情報は、光電変換素子 S₁₋₁ ~ S₁₋₄₈ から蓄積コンデンサ C_{S1-1} ~ C_{S1-48}、転送用 TFT の T₁₋₁ ~ T₁₋₄₈、リセット用 TFT の R₁₋₁ ~ R₁₋₄₈、マトリクス信号配線 L₁ ~ L₄₈ を通って、並列の電圧出力となる。さらに、読み出し用スイッチ IC によって直列信号となり外部に取り出される。

【0061】 本発明の光電変換装置の構成例では、総画素数 1728 ピットの光電変換素子を 48 ピットずつまとめて 36 ブロックに分割してある。各動作は順次このブロック単位で進む。

【0062】 第 1 ブロックの光電変換素子 S₁₋₁ ~ S₁₋₄₈ に入射した光情報は光電流に変換され、蓄積コンデンサ C_{S1-1} ~ C_{S1-48} に電荷として蓄えられる。一定時間後、ゲート駆動線 G₁ に転送用の第 1 の電圧パルスを加え、転送用 TFT の T₁₋₁ ~ T₁₋₄₈ をオン状態に切り替える。これで蓄積コンデンサ C_{S1-1} ~ C_{S1-48} の電荷がマトリクス信号配線 L₁ ~ L₄₈ を通って、負荷コンデンサ C₁₁ ~ C₁₄₈ に転送される。

【0063】 続いて、負荷コンデンサ C₁₁ ~ C₁₄₈ に蓄えられた電荷は、転送パルス G₁ により転送用スイッチ U_{S11} ~ U_{S148} を同時に駆動し、読み出し用コンデンサ C_{R1} ~ C_{R48} に転送される。

【0064】引き続いて、ゲート駆動線 $g_1 \sim g_{41}$ にシフトレジスタ SR_2 から電圧パルスが順次加えられることにより、読み出し用コンデンサ $C_{11} \sim C_{141}$ に転送された第1ブロックの信号電荷は、読み出し用スイッチ $T_{11} \sim T_{141}$ により直列信号に変換され、増幅器 AMP により増幅され光電変換装置の外部へ出力電圧 $V_{11 \sim 141}$ として取り出される。

【0065】そして、リセットパルス g_{42} がリセットスイッチ $V_{11 \sim 141}$ に逐次印加され、読み出し用スイッチ $T_{11 \sim 141}$ とリセットスイッチ $V_{11 \sim 141}$ が同時にON状態となり、読み出し用コンデンサ $C_{11} \sim C_{141}$ は逐次リセット電位 V_R にリセットされる。

【0066】また、リセットスイッチ $R_{11 \sim 141}$ にリセット用の電圧パルス $C_{11 \sim 141}$ を印加して負荷コンデンサ $C_{11 \sim 141}$ をリセットする。次に、ゲート駆動線 G_1 に電圧パルスを印加し、第2ブロックの転送動作が始まる。同時にリセット TFT の $R_{1-1} \sim R_{1-41}$ がオン状態になり、第1ブロックの蓄積コンデンサ $C_{11-1} \sim C_{11-41}$ の電荷をリセットし、次の読み出しに備える。

【0067】以下、ゲート駆動線 G_1, G_2, \dots を順次駆動することにより1ライン分のデータを出力する。

【0068】さて、このようにして構成した光電変換装置を適用して、ファクシミリ装置、イメージリーダ、デジタル複写機及び電子黒板等の種々の情報処理装置を構成することができる。

【0069】図7は、本発明の光電変換装置100を用いて構成した情報処理装置としてファクシミリ装置の一例を示す。ここで、102は原稿Pを読み取り位置に向けて給送するための給送ローラ、104は原稿Pを一枚

ずつ確実に分離給送するための分離片である。106は光電変換装置100に対して読み取り位置に設けられて原稿Pの被読み取り面を規制するとともに原稿Pを搬送するプラテンローラである。

【0070】Rは図示の例ではロール紙形態をした記録媒体であり、光電変換装置100により読み取られた画像情報あるいは外部から送信された画像情報が形成される。110は当該画像形成をおこなうための記録ヘッドで、サーマルヘッド、インクジェット記録ヘッド等種々のものを用いることができる。また、この記録ヘッドは、シリアルタイプのものでも、ラインタイプのものでもよい。112は記録ヘッド110による記録位置に対して記録媒体Pを搬送するとともにその被記録面を規制するプラテンローラである。

【0071】120は、操作入力を受容するスイッチやメッセージその他、装置の状態を報知するための表示部等を配したオペレーションパネルである。

【0072】130は、システムコントロール基板であり、各部の制御を行なう制御部や、画像情報の処理回路部、送受信部等が設けられる。140は、装置の電源である。

【0073】本発明によって作製した光電変換装置をファクシミリ等のシステムの画像入力部として用いることにより、耐久性を改善した情報処理装置とすることができ、システム側の画像処理が簡易な手段で行なうことができるようになり、システム全体としてのコストを大幅に低減することができた。

【0074】

【表1】

11

12

膜	使用ガス	基板温度	放電電力	膜厚
ゲート絕縁膜 1.3	SiH ₄ = 1.0 SCCM NH ₃ = 2.50 SCCM	350°C	30W	3,000Å
	SiH ₄ = 6.0 SCCM H ₂ = 5.40 SCCM	250°C	60W	5,000Å
半導体層 1.4	SiH ₄ / PH ₃ = 5000 ppm 50 SCCM	150°C	100W	1,000Å
オーミックコントラクト 1.5				

【0075】

【発明の効果】以上説明したように、本発明によれば、光電変換素子上に、複数層からなる透光性保護層を設けた光電変換装置において、光電変換素子等の半導体層上に窒化シリコン膜或は酸化シリコン膜等の無機薄膜材料からなる保護層（バッシベーション層）を形成し、かつ保護層（バッシベーション層）上にポリイミド等の有機膜からなる衝撃緩和層を形成し、さらにその上に薄板ガラス等からなる耐摩耗層を接着層を介して接着することにより、光電変換素子上へ薄板ガラスを貼り合わせる際に、無機薄膜保護層（バッシベーション層）へ加わる荷重を低減し、無機薄膜保護層（バッシベーション層）の破損を防ぐことが可能となり、保護層（バッシベーション層）に亀裂が生じることを防止することができる。そのため光電変換装置の耐湿性を充分に確保することができる。

40

き、耐久性を高めることができる効果が得られる。

【0076】また更には、本発明によれば、無機薄膜からなる保護層（バッシベーション層）の破損を防ぐことが可能となるために、光電変換素子部等を形成する透光性基板の副走査方向の基板幅を小さくすることが可能となり、光電変換装置の低コスト化を容易に実現することができる効果が得られる。

【0077】また更には、無機材料から成る保護層（バッシベーション層）上に形成された有機膜からなる衝撃緩和層をマスクとして、前記保護層（バッシベーション層）をエッチングし、少なくともワイヤーボンディングパット部を露出させる工程を含むことにより、無機薄膜の保護層の外部回路との接続に必要なワイヤーボンディングパット部をパターニングする際のマスク、レジスト、ホトリソ工程が不要になり、光電変換装置のさらな

13

14

る低コスト化を実現することができる。

【図面の簡単な説明】

【図1】本発明による光電変換装置の模式的な主走査方向断面図、

【図2】本発明による光電変換装置の模式的な平面図、

【図3】本発明による光電変換装置の模式的な副走査方向断面図、

【図4】本発明の製造方法を示すワイヤーボンディングパッド付近の断面図

【図5】本発明の製造方法を示すワイヤーボンディング 10 パッド付近の断面図

【図6】本発明による光電変換装置の等価回路図、

【図7】本発明による光電変換装置を適用した情報処理装置としてのファクシミリ装置の模式的構成図、

【図8】従来の光電変換装置の模式的な主走査方向断面図、

【図9】従来の光電変換装置の模式的な平面図、

【図10】従来の光電変換装置の製造方法を示す概略工

程図である。

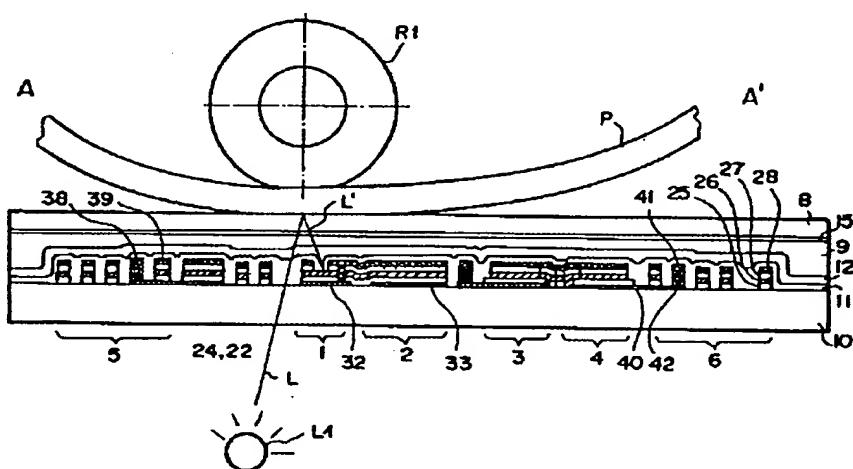
【図11】従来の光電変換装置の問題点を説明する概略図である。

【図12】従来の光電変換装置の問題点を説明する概略図である。

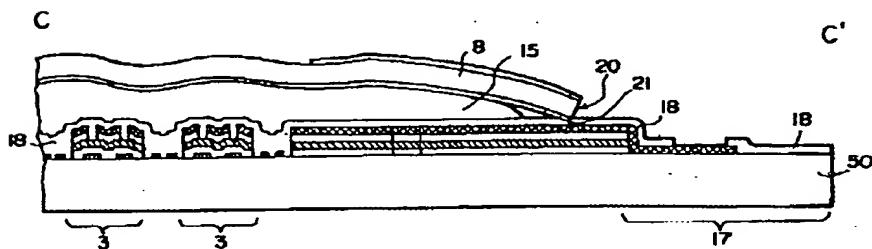
【符合の説明】

1	光電変換素子部
2	蓄積コンデンサ部
3, 4	TFT部
5	マトリクス信号配線部
6	ゲート駆動配線部
8	薄板ガラス
9	接着層
10	透光性絶縁基板
11	保護層(バッシベーション層)
12	衝撃緩和層
17	ワイヤーボンディングパット部

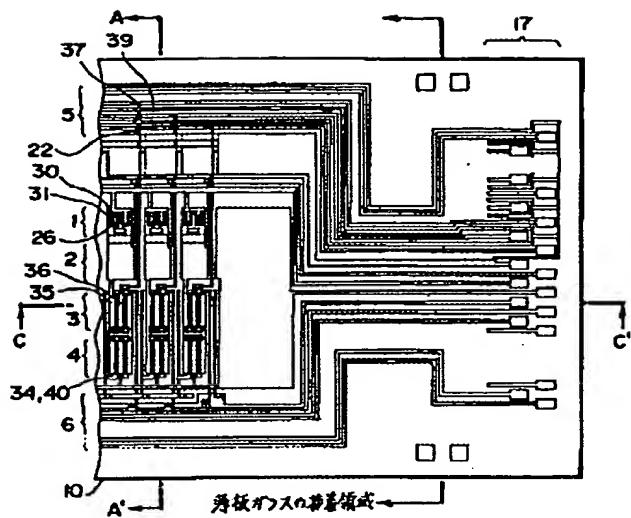
【図1】



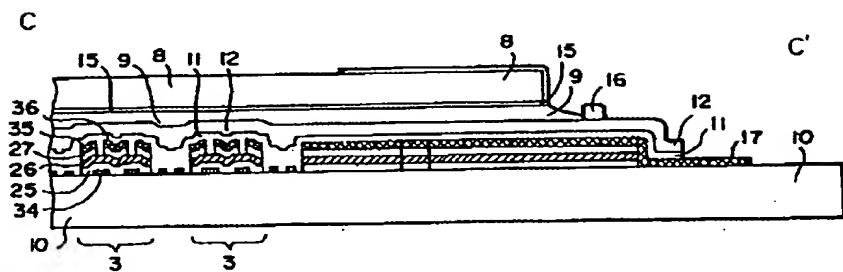
【図11】



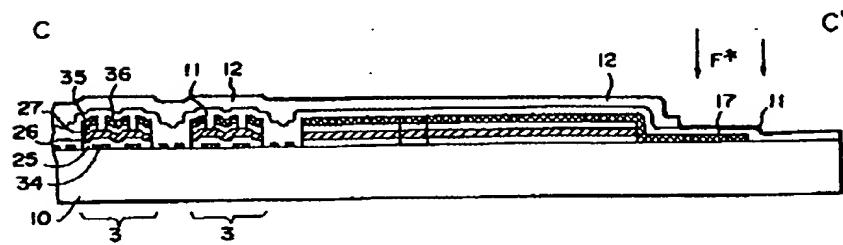
【図2】



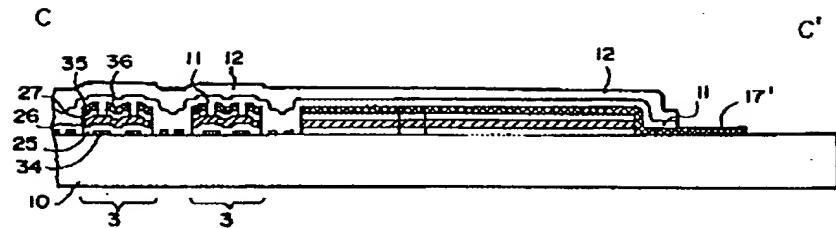
【図3】



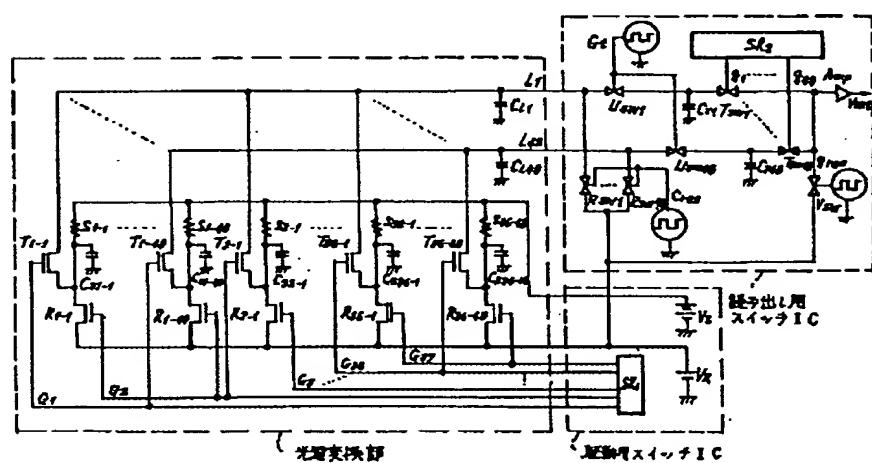
【図4】



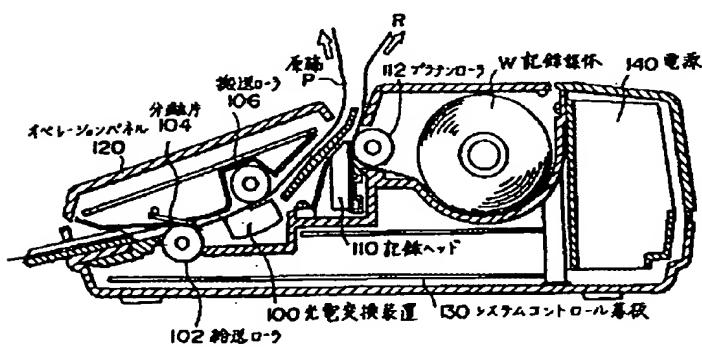
〔图5〕



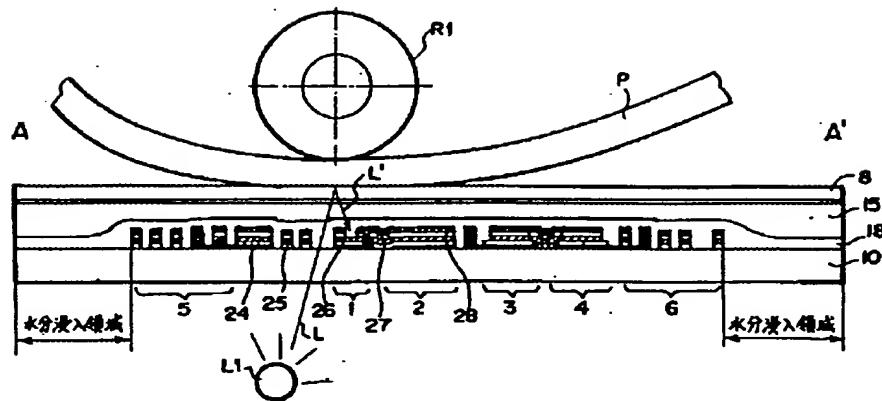
[圖 6]



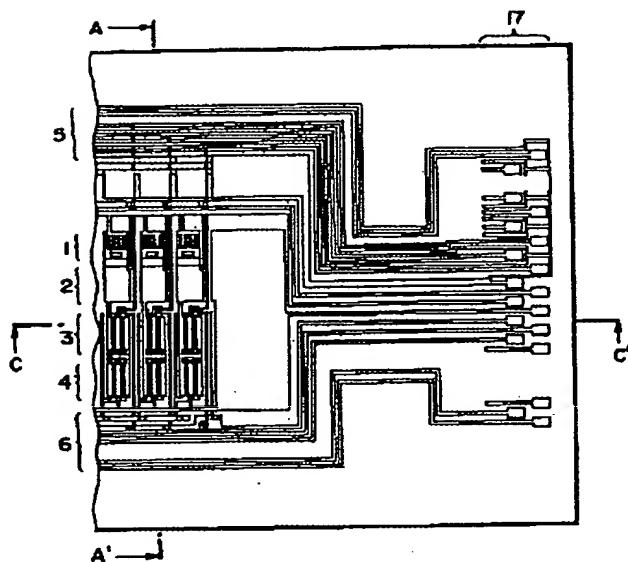
[图7]



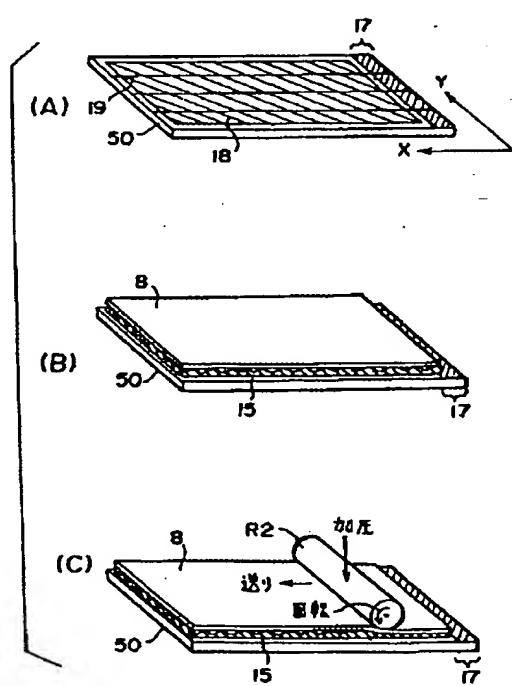
【図8】



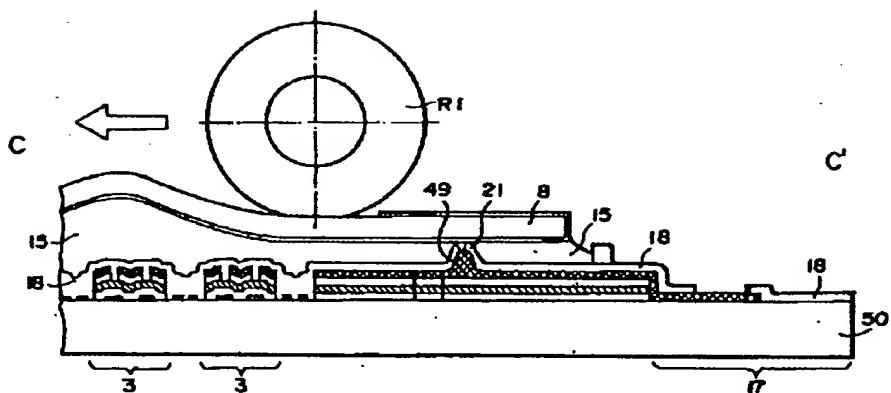
【図9】



【図10】



【图 12】



フロントページの続き

(72) 発明者 臣 淳二
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内